

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-357467

(43)Date of publication of application : 13.12.2002

(51)Int.Cl.

G01F 1/692

(21)Application number : 2001-376176

(71)Applicant : DENSO CORP

(22)Date of filing : 10.12.2001

(72)Inventor : ISOGAI TOSHIKI
KONO YASUSHI
YAMAMOTO TOSHIMASA
WADO HIROYUKI

(30)Priority

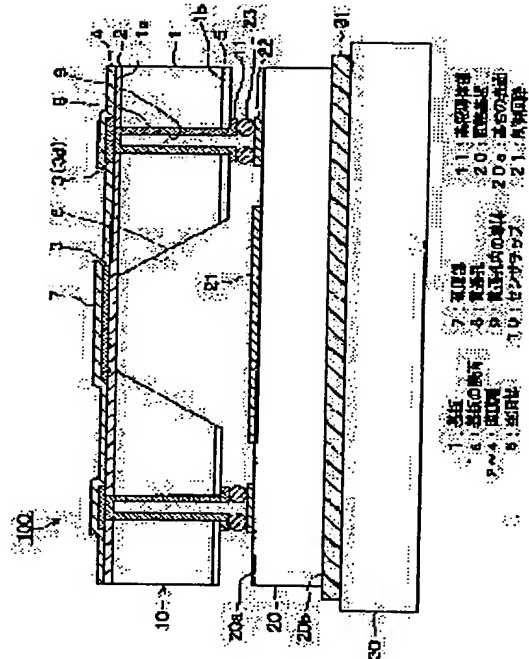
Priority number : 2001101593 Priority date : 30.03.2001 Priority country : JP

(54) FLOW SENSOR AND ITS MANUFACTURING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a flow sensor and its manufacturing method capable of reducing the plane size of a flow sensor chip.

SOLUTION: In the sensor chip 10, a thin film part 7 is formed on a cavity part 6 when the cavity part 6 is formed excepting thin film layers 2-4 formed on the front surface 1a of a base board 1, and a conductor 9 is arranged on the inside wall face of a through hole 8 formed through the front and back faces of the base board 1, while a detection part constructed of a conductive film 3 in the thin film layer is electrically connected to a board conductor part 11 formed on the back face side of the through hole 8. On the front face 20a of a circuit base board 20, a control circuit 21 and a base conductor body part electrically connected to the control circuit 21 are formed. The sensor chip 10 and the circuit board 20 are layered together, and the board conductor part 11 and the base conductor part are electrically connected to each other.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

(19)【発行国】日本国特許庁(JP)
(12)【公報種別】公開特許公報(A)
(11)【公開番号】特開2002-357467(P2002-357467A)
(43)【公開日】平成14年12月13日(2002.12.13)
(54)【発明の名称】フローセンサ及びその製造方法
(51)【国際特許分類第7版】

545570

G01F 1/692

【審査請求】未請求

【請求項の数】23

【出願形態】OL

【全頁数】24

(21)【出願番号】特願2001-376176(P2001-376176)
(22)【出願日】平成13年12月10日(2001.12.10)
(31)【優先権主張番号】特願2001-101593(P2001-101593)
(32)【優先日】平成13年3月30日(2001.3.30)
(33)【優先権主張国】日本(JP)
(71)【出願人】
【識別番号】000004260
【氏名又は名称】株式会社デンソー
【住所又は居所】愛知県刈谷市昭和町1丁目1番地
(72)【発明者】
【氏名】横井 俊樹
【住所又は居所】愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
(72)【発明者】
【氏名】河野 泰
【住所又は居所】愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
(72)【発明者】
【氏名】山本 敏雅
【住所又は居所】愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
(72)【発明者】
【氏名】和戸 弘幸
【住所又は居所】愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
(74)【代理人】
【識別番号】100100022
【弁護士】
【氏名又は名称】伊藤 洋二 (外2名)

(57)【要約】

【課題】 フローセンサチップの平面サイズを小型化することができるフローセンサ及びその製造方法を提供する。
【解決手段】 センサチップ10では、基板1の表面1aに形成された薄膜層2～4を残して空洞部6を形成することにより空洞部6上に薄膜部7が形成され、基板1の裏面を貫通して形成された貫通孔8の内壁面に導体9が設けられて薄膜層における導体膜3で構成された検出部と貫通孔8の裏面側に形成された基板導体部11とが電気的に接続されている。回路基板20の表面20aには、制御回路21とこの制御回路21と電気的に接続された基台導体部とが形成されている。そして、センサチップ10と回路基板20とが積層され、基板導体部11と基台導体部とが電気的に接続されている。

【特許請求の範囲】

【請求項1】 基板(1)の表面(1a)に前記基板の表面上を流れる流体の流量を検出する検出部(3a～3c)が形成され、前記基板の外表面のうち前記表面以外の面において、前記検出部と電気的に接続された基板導体部(11)が形成されたフローセンサチップ(10)を有することを特徴とするフローセンサ。

【請求項2】 前記基板導体部に対して、前記検出部の制御を行う制御回路(21)が電気的に接続されていることを特徴とする請求項1に記載のフローセンサ。

【請求項3】 基板(1)の表面(1a)に前記基板の表面上を流れる流体の流量を検出する検出部(3a～3c)が形成されたフローセンサチップ(10)と、前記検出部の制御を行う制御回路(21)が形成された基台(20)とを有し、前記基板の外表面のうち前記表面以外の面において、前記検出部と電気的に接続された基板導体部(11)が形成されており、前記基板の表面と同一平面上に前記制御回路が配置されない様にして、前記基板導体部と前記制御回路とが電気的に接続されていることを特徴とするフローセンサ。

【請求項4】 前記制御回路は前記基台の表面(20a)側に形成され、前記基台の表面側が前記基板の裏面(1b)側と対向配置されて、前記基板と前記基台とが積層されていることを特徴とする請求項3に記載のフローセンサ。

【請求項5】 前記基板と前記基台とが固定される台座(30)と、前記台座と前記基台とが接着される接着部材(31)とを有し、前記制御回路は前記基台の裏面(20b)側に形成され、前記基台の表面(20a)側が前記基板の裏面側と対向配置されて前記基板と前記基台とが積層されており、前記基台の裏面側が前記台座に対して固定されていることを特徴とする請求項3に記載のフローセンサ。

【請求項6】 前記基板導体部と前記制御回路とがボンディングワイヤ(29)を介して電気的に接続されていることを特徴とする請求項2乃至5のいずれか1つに記載のフローセンサ。

【請求項7】 前記基板に対して前記基板の裏面(1b)を貫通し、内壁面に導体(9)が設けられた貫通孔(8)が形成され、前記基板導体部が前記基板の裏面側に形成されており、前記導体を介して前記検出部と前記基板導体部とが電気的に接続されていることを特徴とする請求項1乃至6のいずれか1つに記載のフローセンサ。

【請求項8】 基板(1)の表面(1a)に前記基板の表面上を流れる流体の流量を検出する検出部(3a～3c)が形成されたフローセンサチップ(10)と、前記基板の平面形状より小さく、且つ前記検出部に相当する領域以上の大きさの開口部(51)が設けられた中継部材(50)とを有し、前記検出部が前記開口部から露出するように前記基板の表面上に前記中継部材が配置され、前記基板の表面において前記検出部と電気的に接続されたパッド(12)と、前記中継部材のうち前記基板の表面と対向する裏面(50b)に形成された中継部材導体部(52)とが電気的に接続されていることを特徴とするフローセンサ。

【請求項9】 前記中継部材の裏面に前記検出部を制御するための制御回路(21)が形成されており、前記中継部材導体部と前記制御回路とが電気的に接続されていることを特徴とする請求項8に記載のフローセンサ。

【請求項10】 前記中継部材導体部と前記制御回路とがボンディングワイヤ(55)を介して電気的に接続されていることを特徴とする請求項9に記載のフローセンサ。

【請求項11】 前記基板の表面に薄膜層(2～4)が形成されており、前記基板の裏面側から前記薄膜層を残して形成された空洞部(6)上に前記薄膜層からなる薄膜部(7)が形成され、前記検出部は前記薄膜部を含んで構成されていることを特徴とする請求項1乃至10のいずれか1つに記載のフローセンサ。

【請求項12】 前記基板の表面に薄膜層(2～4)が形成されており、前記基板の裏面側から前記薄膜層を残して形成された空洞部(6)上に前記薄膜層からなる薄膜部(7)が形成され、前記検出部は前記薄膜部を含んで構成され、前記フローセンサチップと前記基台とが隙間を有して積層されていることを特徴とする請求項4又は5に記載のフローセンサ。

【請求項13】 基板(1)の表面(1a)に導体膜と絶縁膜とからなる薄膜層(2～4)が形成され、前記導体膜によって前記基板の表面上を流れる流体の流量を検出する検出部(3a～3c)が形成され、前記基板の裏面側から前記薄膜層を残して形成された空洞部(6)上に前記薄膜層からなる薄膜部(7)が形成され、前記基板の裏面(1b)に前記検出部と電気的に接続された基板導体部(11)が形成されたフローセンサチップ(10)を有するフローセンサの製造方法であって、前記基板を用意し、前記基板の表面に前記薄膜層を形成する工程と、前記基板の裏面側から前記薄膜層を残してエッチングすることにより前記空洞部を形成して、前記空洞部上に前記薄膜部を形成する工程と、前記基板の裏面側のうち前記空洞部が形成されていない部位から、前記基板を貫通して前記導体膜まで達する貫通孔(8)を形成する工程と、前記貫通孔の内壁面に導体(9)を形成し、前記基板の裏面側において前記基板導体部を形成する工程とを有することを特徴とするフローセンサの製造方法。

【請求項14】 基板(1)の表面(1a)に導体膜と絶縁膜とからなる薄膜層(2~4)が形成され、前記導体膜によって前記基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成され、前記基板の裏面側から前記薄膜層を残して形成された空洞部(6)上に前記薄膜層からなる薄膜部(7)が形成され、前記基板の裏面(1b)に前記検出部と電気的に接続された基板導体部(11)が形成されたフローセンサチップ(10)を有するフローセンサの製造方法であって、前記基板を用意し、前記基板の裏面に前記薄膜層を形成する工程と、前記基板の裏面のうち前記空洞部を形成しない部位から、前記基板を貫通して前記薄膜層における前記導体膜まで達する貫通孔(8)を形成する工程と、前記基板の裏面側における前記貫通孔の開口縁部および前記貫通孔の内壁面に、貫通孔用絶縁膜(60)を形成する工程と、前記基板の裏面側から前記薄膜層を残してエッチングすることにより前記空洞部を形成して、前記空洞部上に前記薄膜部を形成する工程と、前記基板の裏面側から、前記貫通孔を介して前記薄膜層の前記導体膜に接するように、前記貫通孔用絶縁膜の表面に貫通孔用導体膜(42)を形成することにより、前記基板の裏面側において前記基板導体部を形成する工程とを有することを特徴とするフローセンサの製造方法。

【請求項15】 基板(1)の表面(1a)に前記基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成されたフローセンサチップ(10)と、前記検出部の制御を行う制御回路(21)が形成された基台(20)と、前記フローセンサチップおよび前記基台を一面上に搭載する台座(30)とを有し、前記フローセンサチップは、前記基板における表面とは反対側の裏面(1b)にて前記台座の一面上に固定されており、前記台座の一面上における前記フローセンサチップと前記基台との間には、前記制御回路が前記流体にさらされないように前記流体の流れを区画する隔壁(110)が設けられており、前記台座の一面上には、前記フローセンサチップ側から前記隔壁の下側を通過して前記基台側へ形成された台座導体部(32)が形成されており、前記基板の裏面(1b)において、前記検出部と電気的に接続された基板導体部(11)が形成されており、前記台座の一面上に、前記基板導体部と前記制御回路とが前記台座導体部を介して電気的に接続されていることを特徴とするフローセンサ。

【請求項16】 前記制御回路(21)は前記基台(20)の表面(20a)に形成されており、前記基台は、その表面とは反対側の裏面(20b)にて前記台座の一面上に固定されており、前記制御回路と前記台座導体部(32)とは、ボンディングワイヤ(16)を介して電気的に接続されていることを特徴とする請求項15に記載のフローセンサ。

【請求項17】 前記制御回路(21)は前記基台(20)の表面(20a)に形成されており、前記基台は、その表面とは反対側の裏面(20b)にて前記台座の一面上に固定されており、前記制御回路と前記台座導体部(32)とは、前記基台の表面から裏面へ貫通して設けられた貫通孔(24)を介して電気的に接続されていることを特徴とする請求項15に記載のフローセンサ。

【請求項18】 基板(1)の表面(1a)に前記基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成されたフローセンサチップ(10)と、前記検出部の制御を行う制御回路(21)が形成された基台(20)と、前記フローセンサチップおよび前記基台を一面上に搭載する台座(30)とを有し、前記フローセンサチップは、前記検出部と電気的に接続された基板導体部(11a)が前記基板における表面に形成されたものであって、前記基板における裏面(1b)にて前記台座の一面上に固定されたものであり、前記基板導体部と前記制御回路とを電気的に接続する接続部材(120)が、前記基板と前記基台との間に接合されており、前記接続部材によって、前記基板導体部および前記制御回路と前記接続部材との電気的接続部が覆われており、前記接続部材は、その平面サイズが前記基板よりも小さく且つその厚みが前記基板の厚みと同等以下であることを特徴とするフローセンサ。

【請求項19】 基板(1)の表面(1a)に導体膜と絶縁膜とからなる薄膜層(2~4)が形成され、前記導体膜によって前記基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成され、前記基板の裏面側から前記薄膜層を残して形成された空洞部(6)上に前記薄膜層からなる薄膜部(7)が形成され、前記基板の裏面(1b)に前記検出部と電気的に接続された基板導体部(11)が形成されたフローセンサチップ(10)を有するフローセンサの製造方法であって、前記基板を用意し、前記基板における前記空洞部を形成しない部位に、前記基板の表面側から所定深さのトレンチ(70)を形成する工程と、前記トレンチの内壁面にトレンチ用絶縁膜(62)を形成する工程と、前記基板の表面側から、前記トレンチ用絶縁膜が形成された前記トレンチの内部に、トレンチ用導体膜(63)を埋め込む工程と、前記基板の表面にて、前記検出部と前記トレンチ用導体膜とを電気的に接続された状態となるように前記薄膜層を形成する工程と、前記基板の裏面側からエッチングすることにより前記トレンチの底部に達する開口部(71)を形成する工程と、前記基板の裏面側から前記薄膜層を残してエッチングすることにより前記空洞部を形成して、前記空洞部上に前記薄膜部を形成する工程と、前記基板の裏面側における前記開口部の開口縁部および前記開口部の内壁面に、開口部用絶縁膜(64)を形成する工程と、前記基板の裏面側から、前記開口部を介して前記トレンチ用導体膜に接するように、前記開口部用絶縁膜の表面に開口部用導体(65)を形成することにより、前記基板の裏面側において前記基板導体部を形成する工程とを有することを特徴とするフローセンサの製造方法。

【請求項20】 前記開口部(71)を形成するエッチングと前記空洞部(6)を形成するエッチングとを同時に行うことを特徴とする請求項19に記載のフローセンサの製造方法。

【請求項21】 基板(1)の表面(1a)に導体膜と絶縁膜とからなる薄膜層(2~4)が形成され、前記導体膜によって前記基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成され、前記基板の裏面側から前記薄膜層を残して形成された空洞部(6)上に前記薄膜層からなる薄膜部(7)が形成され、前記基板の裏面(1b)に前記検出部と電気的に接続された基板導体部(11)が形成されたフローセンサチップ(10)を有するフローセンサの製造方法であって、前記基板を用意し、前記基板における前記空洞部を形成しない部位に、前記基板の表面側から異方性エッチングすることにより所定深さの第1の開口部(81)を形成する工程と、前記第1の開口部の内壁面を含む前記基板の表面に、前記薄膜層を形成する工程と、前記基板の裏面側から異方性エッチングすることにより前記第1の開口部まで貫通する第2の開口部(82)を形成する工程と、前記基板の裏面側から前記薄膜層を残して異方性エッチングすることにより前記空洞部を形成して、前記空洞部上に前記薄膜部を形成する工程と、前記基板の裏面側における前記第2の開口部の開口縁部および前記第2の開口部の内壁面に、第2の開口部用絶縁膜(83)を形成する工程と、前記基板の裏面側から、前記第2の開口部を介して前記薄膜層の前記導体膜に接するように、前記第2の開口部用絶縁膜の表面に第2の開口部用導体(84)を形成することにより、前記基板の裏面側において前記基板導体部を形成する工程とを有することを特徴とするフローセンサの製造方法。

【請求項22】 前記第2の開口部(82)を形成する異方性エッチングと前記空洞部(6)を形成する異方性エッチングとを同時に行うことを特徴とする請求項21に記載のフローセンサの製造方法。

【請求項23】 基板(1)の表面(1a)に前記基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成され、前記基板の表面には、前記検出部に電気的に接続された複数のリード部(3d)が、前記検出部から前記基板の一端側の周辺部に向かって延びるように形成されており、前記基板の裏面(1b)には、前記複数のリード部に対応して複数の基板導体部(11)が形成されており、各々の前記リード部と前記基板導体部とは、前記基板の裏面側から異方性エッチングによって前記基板の表面側へ貫通するように形成された貫通孔(8)を介して電気的に接続されており、各々の前記貫通孔は、前記リード部が延びる方向において互い違いに配置されていることを特徴とするフローセンサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体プロセスにより製造されるフローセンサ及びその製造方法に関する。

【0002】

【従来の技術】従来のフローセンサを構成するフローセンサチップの斜視図を図18に示す。図18に示すように、矩形状の基板201の表面に導体膜が絶縁膜で挟まれてなる薄膜層が形成され、基板201の裏面側から薄膜層を残して空洞部202が形成され、空洞部202上の薄膜層により薄膜部203が構成されている。

【0003】薄膜部203においては、導体膜からなるヒータ204が形成されており、このヒータ204の両側のうち、図18中の白抜き矢印で示される流体の流れの上流側に導体膜で構成された測温体205が形成されている。また、測温体205の上流側の基板201上には、導体膜で構成された流体温度計206が形成されている。また、基板201上には、ヒータ204、測温体205、及び流体温度計206の各々と電気的に接続された電極取り出し部207が形成されている。

【0004】また、基板201の表面のうち薄膜部203とは反対側の端部において、電極取り出し部207の各々と電気的に接続されたパッド208が形成されている。そして、図示しない制御回路とパッド208とがボンディングワイヤ209により電気的に接続されている。

【0005】この様なフローセンサチップは台座に取り付けられる等して車両のエアダクト内等に配置される。この際、ヒータ204や測温体205等と同一平面上にパッド208が配置されているため、ヒータ204等の上を流れる流体にパッド208が曝されて、エアダクト内に入り込むダスト等によってパッド208とボンディングワイヤ209との接続部が衝撃を受ける恐れがある。また、ダスト等の影響を受けて制御回路に不具合が生じる恐れもある。従って、基板201の表面におけるパッド209と薄膜部203との間に隔壁210を設けて、パッド208が流体に曝されない様にしている。

【0006】この様なフローセンサは、基板201の表面に薄膜層を形成した後、基板201の裏面側から空洞部202を形成し、パッド208と制御回路とをボンディングした後、隔壁210を設けることで製造される。

【0007】この様なフローセンサでは、流体温度計206から得られる流体温度よりも高い温度になるようにヒータ204を駆動する。そして、流体が薄膜部203上を流れることにより、図18中の白抜き矢印で示す順流においては、測温体205は熱を奪われて温度が下がり、白抜き矢印の逆方向である逆流では熱が運ばれて温度が上がるため、この測温体205と流体温度計206との温度差から流体の流量及び流れ方向が検出される。

【0008】

【発明が解決しようとする課題】しかしながら、薄膜部203と隔壁210との距離が近いと薄膜部203上を流れる流体の流れが乱れて適切に流体の流量と流れ方向を検出することができないため、薄膜部203と隔壁210とはある程度距離を置く必要がある。この距離は、例えば3mm程度である。

【0009】そのため、例えば薄膜部203の平面形状が一辺1mmの正方形である場合、フローセンサチップの平面サイズは、流体の流れと平行になっている短辺方向の長さが3mm程度、この短辺と直交する長辺方向の長さが6.2mm程度となり、チップの平面サイズが非常に大きくなってしまふ。

【0010】本発明は、上記問題点に鑑み、フローセンサチップの平面サイズを小型化することができるフローセンサ及びその製造方法を提供することを目的とする。

【0011】

【課題を解決するための手段】上記目的を達成するため、請求項1に記載の発明では、基板(1)の表面(1a)に基板の表面上を流れる流体の流量を検出する検出部(3a~3c)を形成し、基板の外表面のうち表面以外の面において、検出部と電気的に接続された基板導体部(11)を形成したフローセンサチップ(10)を有することを特徴としている。

【0012】本発明では、基板導体部を介してフローセンサチップの外部と検出部との電気的な信号の授受を行うことができるため、基板の表面にこのような電気的な信号の授受を行うための部位を設けなくても良い。従って、この部位を流体から保護するための隔壁等を設ける必要がないため、フローセンサチップの平面サイズを小型化することができるフローセンサを提供することができる。

【0013】この場合、請求項2に記載の発明の様に、基板導体部に対して、検出部の制御を行う制御回路を電気的に接続することができる。

【0014】また、請求項3に記載の発明では、基板(1)の表面(1a)に基板の表面上を流れる流体の流量を検出する検出部(3a~3c)を形成したフローセンサチップ(10)と、検出部の制御を行う制御回路(21)を形成した基台(20)とを有し、基板の外表面のうち表面以外の面において、検出部と電気的に接続された基板導体部(11)を形成しており、基板の表面と同一平面上に制御回路を配置しない様にして、基板導体部と制御回路とを電気的に接続していることを特徴としている。

【0015】本発明では、基板導体部を基板の表面以外の部位に形成しており、制御回路と検出部とを同一平面上に配置していないため、検出部上を流れる流体に対して、制御回路と検出部との接続部を隠さない様にしてすることができる。従って、基板の表面に隔壁を設けなくても良いため、フローセンサチップの平面サイズを小型化することができるフローセンサを提供することができる。

【0016】また、請求項4に記載の発明の様に、請求項3の発明において、制御回路を基台の表面(20a)側に形成し、基台の表面側を基板の裏面(1b)側と対向配置して、基板と基台とを積層することができる。

【0017】また、請求項5に記載の発明では、請求項3の発明において、基板と基台とを固定する台座(30)と、台座と基台とを接合する接着部材(31)とを有し、制御回路を基台の裏面(20b)側に形成し、基台の表面(20a)側を基板の裏面側と対向配置して基板と基台とを積層しており、基台の裏面側を台座に対して固定していることを特徴としている。

【0018】これにより、台座に対して基台を固定すると同時に制御回路の表面を接着部材によりモールドして制御回路を周囲の環境から保護することができる。

【0019】また、請求項6に記載の発明の様に、請求項2~5の発明において、基板導体部と制御回路とをボンディングワイヤ(29)を介して電気的に接続することができる。

【0020】また、請求項7に記載の発明の様に、請求項1~6の発明において、基板に対して基板の裏面(1a、1b)を貫通し、内壁面に導体(9)を設けた貫通孔(8)を形成し、基板導体部を基板の裏面側に形成し、導体を介して検出部と基板導体部とを電気的に接続することができる。

【0021】また、請求項8に記載の発明では、基板(1)の表面(1a)に基板の表面上を流れる流体の流量を検出する検出部(3a~3c)を形成したフローセンサチップ(10)と、基板の平面形状より小さく、且つ検出部に相当する領域以上の大きさの開口部(51)が設けられた中継部材(50)とを有し、検出部が開口部から露出するように基板の表面上に中継部材を配置し、基板の表面において検出部と電気的に接続したパッド(12)と、中継部材のうち基板の表面と対向する表面(50b)に形成した中継部材導体部(52)とを電気的に接続していることを特徴としている。

【0022】このような中継部材を用いることにより、検出部上を流れる流体に対して検出部とフローセンサチップの外部との接続部を隠さない様にしてすることができる。従って、この接続部を保護するための隔壁を基板の表面上に設けなくても良いため、フローセンサチップの平面サイズを小型化することができるフローセンサを提供することができる。

【0023】この場合、請求項9に記載の発明の様に、中継部材の裏面に検出部を制御するための制御回路(21)を形成し、中継部材導体部と制御回路とを電気的に接続することができる。

【0024】また、請求項10に記載の発明の様に、中継部材導体部と制御回路とをボンディングワイヤ(55)を介して電気的に接続することができる。

【0025】また、請求項11に記載の発明の様に、請求項1~10の発明において、基板の表面に薄膜層(2~4)を形成し、基板の裏面側から薄膜層を残して形成した空洞部(6)上に薄膜層からなる薄膜部(7)を形成し、検出部を薄膜部を含んで構成することができる。

【0026】また、請求項12に記載の発明では、請求項4又は5の発明において、基板の表面に薄膜層(2~4)を形成し、基板の裏面側から薄膜層を残して形成した空洞部(6)上に薄膜層からなる薄膜部(7)を形成し、検出部を薄膜部を含んで構成し、フローセンサチップと基台とを隙間を有して積層することを特徴としている。

【0027】この様に、基板と基台との間に隙間を設けると、フローセンサの外部と空洞部とが連通され、フローセンサの外部と空洞部との圧力差を低減することができるため、この圧力差による薄膜部の破壊を低減することができる。

【0028】また、請求項13に記載の発明は、基板(1)の表面(1a)に導体膜と絶縁膜とからなる薄膜層(2~4)を形成し、導体膜によって基板の表面上を流れる流体の流量を検出する検出部(3a~3c)を形成し、基板の裏面側から薄膜層を残して形成した空洞部(6)上に薄膜層からなる薄膜部(7)を形成し、基板の裏面(1b)に検出部と電気的に接続された基板導体部(11)を形成したフローセンサチップ(10)を有するフローセンサの製造方法であって、基板を用意し、基板の表面に薄膜層を形成する工程と、基板の裏面側のうち空洞部を形成しない部位から、基板を貫通して薄膜層における導体膜まで達する貫通孔(8)を形成する工程と、基板の裏面側における貫通孔の開口縁部および貫通孔の内壁面に、貫通孔用絶縁膜(60)を形成する工程と、基板の裏面側から薄膜層を残してエッチングすることにより空洞部を形成して、空洞部上に薄膜部を形成する工程と、基板の裏面側から、貫通孔を介して薄膜層の導体膜に接するように、貫通孔用絶縁膜の表面に貫通孔用導体膜(42)を形成することにより、基板の裏面側において基板導体部を形成する工程とを有することを特徴としている。

【0029】これにより、例えば請求項7に記載の貫通孔を有するフローセンサを好適に製造することができる。

【0030】ところで、上記請求項13に記載の発明において、基板(1)として半導体基板を用いた場合などに、上記貫通孔(8)の内壁面に直接導体(9)を形成すると、この導体と基板とが電気的および熱的につながって、導体から基板へ電流の漏れが生じたり、温度分布が不適当となる可能性がある。そのような問題に対して、さらに検討を進めた結果、請求項14の発明を創出するに至った。

【0031】すなわち、請求項14に記載の発明では、基板(1)の表面(1a)に導体膜と絶縁膜とからなる薄膜層(2~4)を形成し、導体膜によって基板の表面上を流れる流体の流量を検出する検出部(3a~3c)を形成し、基板の裏面側から薄膜層を残して形成した空洞部(6)上に薄膜層からなる薄膜部(7)を形成し、基板の裏面(1b)に検出部と電気的に接続された基板導体部(11)を形成するようにしたフローセンサチップ(10)を有するフローセンサの製造方法であって、基板を用意し、基板の表面に薄膜層を形成する工程と、基板の裏面側のうち空洞部を形成しない部位から、基板を貫通して薄膜層における導体膜まで達する貫通孔(8)を形成する工程と、基板の裏面側における貫通孔の開口縁部および貫通孔の内壁面に、貫通孔用絶縁膜(60)を形成する工程と、基板の裏面側から薄膜層を残してエッチングすることにより空洞部を形成して、空洞部上に薄膜部を形成する工程と、基板の裏面側から、貫通孔を介して薄膜層の導体膜に接するように、貫通孔用絶縁膜の表面に貫通孔用導体膜(42)を形成することにより、基板の裏面側において基板導体部を形成する工程とを有することを特徴とする。

【0032】それによれば、基板(1)の表面(1a)側の薄膜層(2~4)の導体膜すなわち検出部(3a~3c)と基板(1)の裏面(1b)側の基板導体部(11)とが、貫通孔(8)の内部に形成された貫通孔用導体膜(42)を介して適切に電気的接続されるフローセンサチップ(10)が製造される。

【0033】さらに、本製造方法によれば、基板(1)と貫通孔用導体膜(42)との間に介在する貫通孔用絶縁膜(60)により、基板(1)と貫通孔用導体膜(42)との電気的、熱的な絶縁を適切に維持することができる。そのため、貫通孔用導体膜から基板へ電流の漏れが生じたり、温度分布が不適当となる可能性を適切に排除することができる。

【0034】また、請求項15~請求項18に記載の発明は、フローセンサに係るものであり、本発明者等のさらなる検討の結果、上記した本発明の目的を達成するために創出されたものである。

【0035】すなわち、請求項15に記載の発明は、基板(1)の表面(1a)に基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成されたフローセンサチップ(10)と、検出部の制御を行う制御回路(21)が形成された基台(20)と、フローセンサチップおよび基台を一面上に搭載する台座(30)とを有し、フローセンサチップは、基板における表面とは反対側の裏面(1b)にて台座の一面上に固定されており、台座の一面上におけるフローセンサチップと基台との間には、制御回路が流体にさらされないように流体の流れを区画する隔壁(110)が設けられており、台座の一面上には、フローセンサチップ側から隔壁の下側を通して基台側へ形成された台座導体部(32)が形成されており、基板の裏面(1b)において、検出部と電気的に接続された基板導体部(11)が形成されており、台座の一面上に、基板導体部と制御回路とが台座導体部を介して電気的に接続されていることを特徴とするフローセンサを提供するものである。

【0036】本発明では、基板導体部(11)を基板(1)の裏面(1a)以外の裏面(1b)に形成しているため、基板の裏面に位置する検出部(3a~3c)上を流れる流体に対して、制御回路(21)と検出部との接続部を隠さない様になることができる。

【0037】また、フローセンサチップ(10)と基台(20)との間に隔壁(110)を設けることで、基台における制御回路は流体の流れにさらされない。また、この隔壁はフローセンサチップの表面に設けるものではないため、フローセンサチップの大型化を招くことはない。

【0038】従って、本発明によれば、フローセンサチップを構成する基板の裏面に隔壁を設けなくて良いため、本発明の目的であるフローセンサチップの平面サイズを小型化することができるフローセンサを提供することができる。

【0039】また、請求項16に記載の発明では、請求項15に記載のフローセンサにおいて、制御回路(21)は基台(20)の裏面(20a)に形成されており、基台は、その裏面とは反対側の裏面(20b)にて台座の一面上に固定されており、制御回路と台座導体部(32)とは、ボンディングワイヤ(16)を介して電氣的に接続されていることを特徴とする。

【0040】また、請求項17に記載の発明では、請求項15に記載のフローセンサにおいて、制御回路(21)は基台(20)の裏面(20a)に形成されており、基台は、その裏面とは反対側の裏面(20b)にて台座の一面上に固定されており、制御回路と台座導体部(32)とは、基台の表面から裏面へ貫通して設けられた貫通孔(24)を介して電氣的に接続されていることを特徴とする。

【0041】基台(20)における制御回路(21)と台座導体部(32)との電氣的接続は、これら請求項16や請求項17に記載の発明のようなものにできる。

【0042】また、請求項18に記載の発明では、基板(1)の表面(1a)に基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成されたフローセンサチップ(10)と、検出部の制御を行う制御回路(21)が形成された基台(20)と、フローセンサチップおよび基台を一面上に搭載する台座(30)とを有し、フローセンサチップは、検出部と電氣的に接続された基板導体部(11a)が基板における裏面に形成されたものであって、基板における裏面(1b)にて台座の一面上に固定されたものであり、基板導体部と制御回路とを電氣的に接続する接続部材(120)が、基板と基台との間に搭載されており、この接続部材によって、基板導体部および制御回路と接続部材との電氣的接続部が覆われており、さらに、接続部材は、その平面サイズが基板よりも小さく且つその厚みが基板の厚みと同等以下であることを特徴とするフローセンサが提供される。

【0043】それによれば、接続部材(120)によって基板導体部(11a)と制御回路(21)とが電氣的に接続されるとともに、これら電氣的接続部が接続部材にて覆われているため、検出部(3a~3c)を流れる流体に対してこれら電氣的接続部をさらさないようにすることができる。

【0044】また、接続部材は、その平面サイズが基板よりも小さく且つその厚みが基板の厚みと同等以下であるため、流体の流れを乱すことが少ない。そのため、フローセンサチップにおける検出部と接続部材との距離は、従来の隔壁を用いた場合に比べて小さくすることができる。

【0045】そのため、本発明によれば、フローセンサチップの平面サイズは従来に比べて小型化することができる。

【0046】また、上記請求項13や請求項14に記載の製造方法では、基板(1)の表面(1a)側における貫通孔(8)を形成した部分は、絶縁膜と導体膜とが積層された薄い積層膜構造となっており、その結果、基板(1)が破損する恐れがある。そのような問題に対し、さらに検討を進め、請求項19および請求項20の発明を創出するに至った。

【0047】すなわち、請求項19に記載の発明では、基板(1)の表面(1a)に導体膜と絶縁膜とからなる薄膜層(2~4)を形成し、導体膜によって基板の表面上を流れる流体の流量を検出する検出部(3a~3c)を形成し、基板の裏面側から薄膜層を残して形成された空洞部(6)上に薄膜層からなる導体部(7)を形成し、基板の裏面(1b)に検出部と電氣的に接続された基板導体部(11)を形成するようにしたフローセンサチップ(10)を有するフローセンサの製造方法であって、基板を用意し、基板における空洞部を形成しない部位に、基板の裏面側から所定深さのトレンチ(70)を形成する工程と、トレンチの内壁面にトレンチ用絶縁膜(62)を形成する工程と、基板の裏面側から、トレンチ用絶縁膜が形成されたトレンチの内部にトレンチ用導体(63)を埋め込む工程と、基板の裏面にて、検出部とトレンチ用導体とが電氣的に接続された状態となるように薄膜層を形成する工程と、基板の裏面側からエッチングすることによりトレンチの底部に達する開口部(71)を形成する工程と、基板の裏面側から薄膜層を残してエッチングすることにより空洞部を形成して、空洞部上に薄膜層を形成する工程と、基板の裏面側における開口部の開口縁部および開口部の内壁面に、開口部用絶縁膜(64)を形成する工程と、基板の裏面側から、開口部を介してトレンチ用導体に接するように、開口部用絶縁膜の表面に開口部用導体(65)を形成することにより、基板の裏面側において基板導体部を形成する工程とを有することを特徴とする。

【0048】それによれば、薄膜層(2~4)の導体膜すなわち検出部(3a~3c)と基板(1)の裏面(1b)側の基板導体部(11)とが、貫通孔(8)の内部に形成されたトレンチ用導体(63)および開口部用導体(65)を介して適切に電氣的接続されてなるフローセンサチップ(10)が製造される。

【0049】さらに、本製造方法によれば、基板(1)の表面から、予めある程度の深さのトレンチ(70)を形成し、そのトレンチをトレンチ用導体(63)で埋めておくようにすることで、その部分においては十分な厚みが確保され、機械的強度も確保される。そのため、製造中あるいは使用中において、基板の破損を抑制することができる。

【0050】ここで、請求項20に記載の発明のように、開口部(71)を形成するエッチングと空洞部(6)を形成するエッチングとを同時に行うようにすれば、工程の簡略化を図ることができ、好ましい。

【0051】また、上記請求項13の製造方法において、基板(1)として半導体基板を用いた場合など、基板に貫通孔(8)を形成する方法としては、基板の裏面側から一度の異方性エッチングにて基板を貫通させることが行われる。

【0052】この場合、異方性エッチングによって形成された貫通孔の内壁面は、基板の裏面側に向かって広がるテーパ形状となる。そのため、当該貫通孔の開口面積が大きくなり、結果、基板導体部(11)が基板に占めるスペースも大きくなることから、基板すなわちフローセンサチップの小型化にとって好ましくない。そのような問題に対し、さらに検討を進め、請求項21~請求項23の発明を創出するに至った。

【0053】すなわち、請求項21に記載の発明では、基板(1)の表面(1a)に導体膜と絶縁膜とからなる薄膜層(2~4)を形成し、導体膜によって基板の表面上を流れる流体の流量を検出する検出部(3a~3c)を形成し、基板の裏面側から薄膜層を残して形成した空洞部(6)上に薄膜層からなる導体部(7)を形成し、基板の裏面(1b)に検出部と電氣的に接続された基板導体部(11)を形成するようにしたフローセンサチップ(10)を有するフローセンサの製造方法であって、基板を用意し、基板における空洞部を形成しない部位に、基板の裏面側から異方性エッチングすることにより所定深さの第1の開口部(81)を形成する工程と、第1の開口部の内壁面を含む基板の表面に、薄膜層を形成する工程と、基板の裏面側から異方性エッチングすることにより第1の開口部まで貫通する第2の開口部(82)を形成する工程と、基板の裏面側から薄膜層を残して異方性エッチングすることにより空洞部を形成して、空洞部上に薄膜層を形成する工程と、基板の裏面側における第2の開口部の開口縁部および第2の開口部の内壁面に、第2の開口部用絶縁膜(83)を形成する工程と、基板の裏面側から、第2の開口部を介して薄膜層の導体膜に接するように、第2の開口部用絶縁膜の表面に第2の開口部用導体(84)を形成することにより、基板の裏面側において基板導体部を形成する工程とを有することを特徴とする。

【0054】それによれば、基板(1)の表面(1a)から、予めある程度の深さの第1の開口部(81)を異方性エッチングによって形成し、次に、基板の裏面(1b)から異方性エッチングによって第2の開口部(82)を形成して、第1および第2の開口部同士を連通させることとなる。

【0055】そして、基板(1)の表面(1a)側の薄膜層(2~4)の導体膜すなわち検出部(3a~3c)と基板(1)の裏面(1b)側の基板導体部(11)とが、連通した両開口部およびその内部に形成された第2の開口部用導体(84)を介して適切に電氣的接続されてなるフローセンサチップ(10)が製造される。

【0056】さらに、第1および第2の各開口部の開口面積は、基板の裏面側から一度の異方性エッチングにて基板を貫通させる場合に比べて小さくすることができる。その結果、基板導体部にとって必要な面積も小さくなるため、フローセンサチップの小型化にとって好ましい。

【0057】ここで、請求項22に記載の発明のように、第2の開口部(82)を形成する異方性エッチングと空洞部(6)を形成する異方性エッチングとを同時に行うようにすれば、工程の簡略化を図ることができ、好ましい。

【0058】また、請求項23に記載の発明では、基板(1)の表面(1a)に基板の表面上を流れる流体の流量を検出する検出部(3a~3c)が形成され、基板の表面には、検出部に電氣的に接続された複数のリード部(3d)が、検出部から基板の一端側の周辺部に向かって延びるように形成されており、基板の裏面(1b)には、複数のリード部に対応して複数の基板導体部(11)が形成されており、各々のリード部と基板導体部とは、基板の裏面側から異方性エッチングによって基板の裏面側へ貫通するように形成された貫通孔(8)を介して電氣的に接続されており、各々の貫通孔は、リード部が延びる方向において互い違いに配置されていることを特徴とするフローセンサが提供される。

【0059】上記図18に示すような従来のフローセンサにおいては、外部との電気接続を行うパッドが、リード部としての電極取り出し部が延びる方向と直交する方向へ一列に並んでいる。

【0060】このようなパッドの配置形態に準じて、基板の裏面側に基板導体部を形成することも可能である。すなわち、各貫通孔を、リード部が延びる方向と直交する方向へ一列に配置することも可能であり、その場合でも、従来に比べてフローセンサチップの平面サイズの小型化は図れる。

【0061】しかし、このような貫通孔の配置形態では、貫通孔が異方性エッチングにて形成されたものである場合には、上述したように、開口面積が大きいため、複数の貫通孔を配置するにはスペース的に限度がある。この場合、基板の厚さを薄くすれば、貫通孔の開口面積も小さくできるが、そのかわり、基板の強度が低下してしまう。

【0062】その点、本発明のように、各貫通孔を、リード部が延びる方向において互い違いに配置する(図16参照)ことにより、リード部が延びる方向と直交する方向へ一列に配置する場合に比べて、各貫通孔をスペース的に効率よく配置できる。したがって、本発明によれば、貫通孔すなわち基板導体部を、限られた狭いスペースにて高密度に配置するのに好ましいフローセンサチップ構成を実現することができる。

【0063】また、本発明においても、基板の裏面側の基板導体部を介してフローセンサチップの外部と検出部との電気的な信号の授受を行うことができるため、フローセンサチップの平面サイズを小型化できることは、請求項1等の発明と同様である。

【0064】なお、上記各手段の括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示す一例である。

【0065】

【発明の実施の形態】(第1実施形態)以下、図に示す実施形態について説明する。図1は本実施形態のフローセンサ100の概略断面図であり、図2はフローセンサの概略的な上面図である。図1に示すように、本実施形態のフローセンサ100は、単にセンサチップという10が制御回路を有する基台としての回路基板20に電気的に接続されており、この回路基板20が台座30に固定された構成となっている。

【0066】初めに、センサチップ10の構成について説明する。基板1の表面1aに絶縁膜からなる下部膜2が形成され、下部膜上に導体膜3が形成され、導体膜3上に絶縁膜からなる上部膜4が形成されている。この下部膜2、導体膜3、及び上部膜4を合わせて薄膜層とする。具体的には、下部膜2は基板側から順に窒化膜と酸化膜が積層され、導体膜3としてはPd膜が用いられ、上部膜4は酸化膜と窒化膜が積層されてなる。

【0067】また、基板1の表面1aとは反対側の裏面1b側には酸化膜等の絶縁膜5が形成されており、この絶縁膜5の開口部から薄膜層2～4を残して空洞部6が形成されている。そして、空洞部6上の薄膜層2～4が薄膜層7となっている。

【0068】図2に示すように、薄膜層2～4のうちの導体膜3によって、各々蛇行状のヒータ3a、測温体3b、流体温度計3c及び電極取り出し部3dが構成されている。これらのうちヒータ3a、測温体3b、流体温度計3cが流体の流量を検出する検出部に相当し、ヒータ3aと測温体3bが薄膜層7に配置されている。そして、ヒータ3a、測温体3b及び流体温度計3cの順に並んでいる。また、電極取り出し部3dはヒータ3a、測温体3b及び流体温度計3cの各々と電気的に接続されて基板1の裏面1aにおける端部まで伸びている。

図1

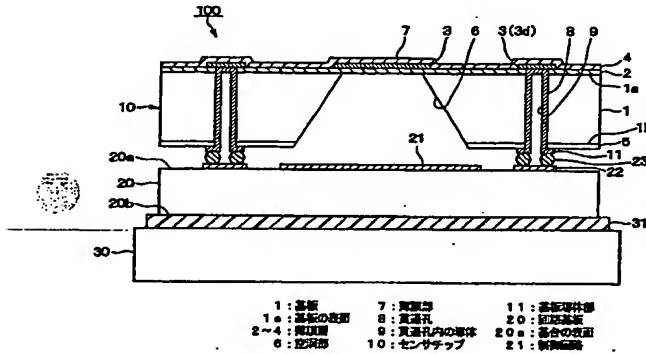


図2

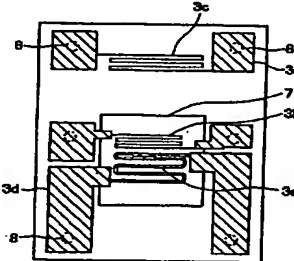
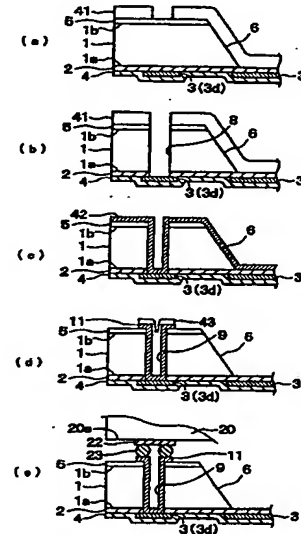


図3



【0069】また、基板1のうちこれらの電極取り出し部3dの端部と対応する部位の各々において、基板1の裏面1a、1bを貫通した貫通孔8が形成されている。具体的には、この貫通孔8は基板1の裏面1b側において開口し、基板1の表面1a側における導体膜(電極取り出し部3d)3まで達する孔になっている。そして、この貫通孔8の内壁面には導体9が設けられており、基板1の表面1aにおける導体膜3と電気的に接続されている。

【0070】また、基板1の裏面1bにおける貫通孔8の開口部付近に、基板1の裏面1b側から露出して基板導体部11が形成されている。この基板導体部11は貫通孔8内の導体9と繋がっており、その結果、導体9を介して検出部3a～3cと基板導体部11とが電気的に接続されている。つまり、基板1の外表面のうち表面1a以外の面(裏面1b)において、検出部3a～3cと電気的に接続された基板導体部11が形成されている。この様にして、センサチップ10が構成されている。

【0071】次に、フローセンサ100の全体の構成について説明する。回路基板20の表面20aに検出部3a～3cの制御を行う制御回路21が形成されている。また、制御回路21と電気的に接続された基台導体部22が回路基板20の表面20aに形成されている。

【0072】そして、センサチップ10の基板1の表面1aと制御回路21を同一平面上に配置しない様にして、回路基板20の表面20a側がセンサチップ10の基板1の裏面1b側と対向配置されて、回路基板20にセンサチップ10が積層されている。また、導電性を有して接着力があり、構造体としての強度を有する部材としてのバンプ23によって基台導体部22と基板導体部11とが電気的に接続されている。具体的には、このバンプ23として金等からなるものを用いることができる。

【0073】その結果、貫通孔8の導体9、基板導体部11、及び基台導体部22を介して、制御回路21と基板1の検出部3a～3cとが電気的に接続された状態となっている。また、バンプ23によってセンサチップ10と回路基板20との間には隙間が形成された状態となっている。

【0074】また、回路基板20の裏面20bが台座30に対して固定されている。具体的には、エポキシ樹脂等の接着部材31により回路基板20の裏面20bが台座30に接着されている。この台座30としてはフローセンサ100を収容する容器等を用いることができる。この様にしてフローセンサ100が構成されている。

【0075】次に、この様なフローセンサ100の製造方法について、貫通孔8の形成方法を示す概略断面図である図3を参照して説明する。基板1を用意し、基板1の表面1aに下部膜2を形成した後、導体膜3を形成し、導体膜3をパターンニングしてヒータ3a、測温体3b、流体温度計3c、及び電極取り出し部3dを形成する。その後、導体膜3上に上部膜4を形成する(薄膜層を形成する工程)。

【0076】続いて、基板1の裏面1b側に形成した絶縁膜5をマスクとして、基板1の裏面1b側から薄膜層2～4が露出するまで基板1をエッチングすることにより空洞部6を形成する。その結果、空洞部6上に薄膜層7が形成される(薄膜層を形成する工程)。

【0077】その後、図3(a)に示すように、基板1の裏面1b側に貫通孔8を形成する予定の部位のみ開口するようにレジスト41を形成する。そして、図3(b)に示すように、レジスト41をマスクとして薄膜層2～4のうちの導体膜3が露出するまでエッチングを行って貫通孔8を形成する(貫通孔を形成する工程)。次に、レジスト41を除去した後、図3(c)に示すように、導体42を貫通孔8の内壁面と基板1の裏面にコーティングする。

【0078】そして、図3(d)に示すように、貫通孔8の内部と基板導体部11となる部位の裏面にレジスト43を形成し、エッチングを行うことによって、レジスト43に覆われていない部位の導体42を除去する。その後、レジスト43を除去する。以上、図3(c)、(d)を参照して説明した工程が基板導体部を形成する工程である。

【0079】そして、表面20aに制御回路21と基台導体部22とが形成された回路基板20を用意し、図3(e)に示すように、バンプ23を介して基板導体部11と基台導体部22とを電気的に接続する。その後、台座30を用意して、回路基板20の裏面20b側を台座30に接着部材31により固定する。この様にして、フローセンサ100が完成する。

【0080】この様なフローセンサ100では、流体温度計3cから得られる流体温度よりも高い温度になるようにヒータ3aを駆動する。そして、流体が検出部3a～3c上を流れることにより、流体温度計3cからヒータ3aに向かって流体が流れる場合は、測温体3bは熱を奪われて温度が下がり、ヒータ3aから流体温度計3cに向かって流体が流れる場合は、測温体3bは熱が運ばれて温度が上がる。従って、この測温体3bと流体温度計3cとの温度差を電極取り出し部3dから電圧変化等として取り出すことにより流体の流量及び流れ方向が検出される。この様な検出部3a～3cの制御を主に制御回路21によって行う。

【0081】本実施形態では、センサチップ10に貫通孔8が形成され、この貫通孔8の内壁面に導体9が設けられているため、基板1の裏面1b側において検出部3a～3cと制御回路21との電気的な信号の授受を行うことができる。従って、センサチップ10における基板1の裏面1aにおいて、検出部3a～3cと制御回路21との電気的な接続部を設ける必要がないため、この接続部を流体から保護する必要がない。また、センサチップ10の裏面と同一平面上に制御回路21を配置していないため、制御回路21が検出部3a～3c上を流れる流体に隠れることが無く、流体による制御回路21の破壊を考慮する必要がない。

【0082】その結果、基板1の裏面1a上に、上記接続部や制御回路21を保護するための隔壁を配置する必要がないため、隔壁を配置する領域と、隔壁を配置した場合に流体の流れの乱れを抑えるために必要となる検出部3a～3cと隔壁との間の領域とを設けなくて良い。従って、センサチップ10の平面サイズを小型化することができる。

【0083】また、センサチップ10と回路基板20との間に隙間を設けており、フローセンサ100の外部と空洞部6とを連通しているため、流体が薄膜部7上を流れた際の薄膜部7の裏面における差圧を低減して薄膜部7が破壊されることを抑制することができる。

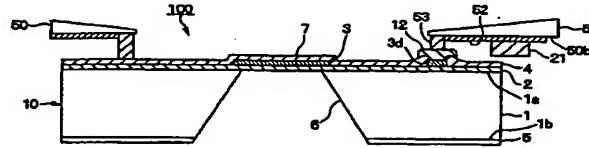
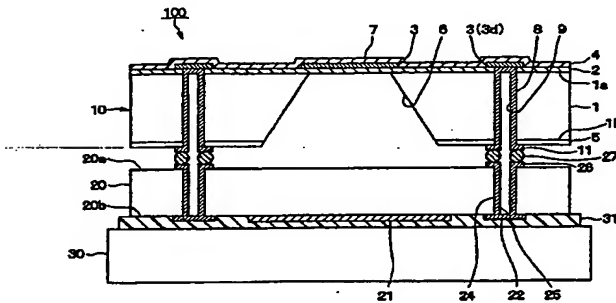
【0084】なお、基板導体部11と基台導体部22とを銀ペーストにより電気的に接続しても良い。

【0085】(第2実施形態) 図4は本実施形態のフローセンサ100の概略断面図である。本実施形態では、回路基板20の裏面20b側に制御回路21が形成される場合について説明する。以下、主として第1実施形態と異なる部分について述べ、図4中、図1と同一部分は同一符号を付して説明を省略する。

【0086】図4に示すように、回路基板20の裏面20b側に制御回路21が形成され、回路基板20には表面20a側から裏面20b側に貫通した貫通孔24が形成されている。この貫通孔24は、センサチップ10の貫通孔8と対応する位置に設けられている。また、この貫通孔24の内壁面に導体25が設けられ回路基板20の裏面20b側に設けられた基台導体部22と電気的に接続されている。また、回路基板20の裏面20a側においても、貫通孔24の開口部において回路基板20から露出した表面導体部26が形成されており、貫通孔24内の導体25と電気的に接続されている。

図4

図5



【0087】また、回路基板20の表面20a側がセンサチップ10の裏面側と対向配置されて積層されている。そして、基板導体部11と回路基板20の表面導体部26とが金バンプ27等により電気的に接続されている。また、回路基板20の裏面20b側がフローセンサの容器等の台座30に対してエポキシ樹脂等の接着部材31を介して接着されている。

【0088】本実施形態では、台座30に対して回路基板20を固定することができると同時に、制御回路21を接着部材31によりモールドして制御回路21を周囲の環境から保護することができる。また、特に制御回路21を保護するための工程を加えることなく、制御回路21を保護することができるため、工程を効率化することができる。その他、第1実施形態と同様の効果を発揮することができる。

【0089】(第3実施形態) 図5は本実施形態のフローセンサ100の概略断面図である。本実施形態は第1実施形態と比較してセンサチップ10と外部の回路(制御回路)との接続方法が異なるものである。以下、主として第1実施形態と異なる部分について述べ、図5中図1と同一部分は同一符号を付して説明を省略する。

【0090】センサチップ10の検出部3a～3cと接続されている電極取り出し部3dの端部において、センサチップ10の表面側に露出したパッド12が形成されている。また、センサチップ10の表面上に中継部材としての中継基板50が配置されている。図6に中継基板50の斜視図を示す。この中継基板50には、センサチップ10の基板1の平面形状よりは小さく、且つ検出部3a～3cに相当する領域以上の大きさの開口部51が形成されている。この開口部51は、開口部51の側壁面のうち流体の流れ方向にある面51aが傾斜しており、開口部51の中央に向かうにつれて深くなるようになっている。

【0091】この様な形状の開口部51にすることにより、流体が検出部3a～3c上を滑らかに流れるようになっている。そして、検出部としてのヒータ3a、測温体3b、流体温度計3cが中継部材50の開口部51から露出するようにして基板1の表面1a上に中継基板50が配置されている。

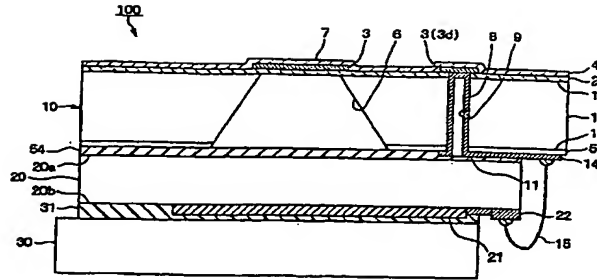
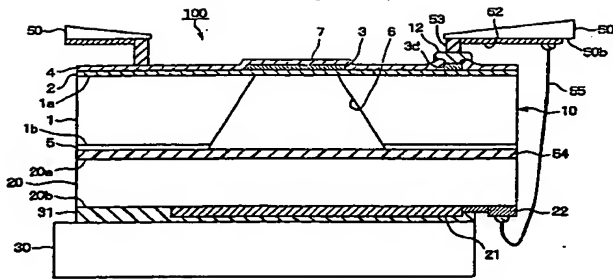
【0092】また、中継基板50のうちセンサチップ10の基板1の表面1aと対向する裏面50bに中継部材導体部52が形成されている。また、中継基板50の裏面50bには制御回路21が形成されており、中継部材導体部52と制御回路21とが電気的に接続されている。そして、基板1のパッド12と中継部材導体部52とがバンプ53等により電気的に接続されている。

【0093】本実施形態では中継基板50を用いているため、検出部3a～3c上を流れる流体に対して検出部3a～3cとセンサチップ10の外部(制御回路21等)との接続部や制御回路21を隠さない様に行うことができる。従って、第1実施形態と同様の理由からセンサチップ10の平面サイズを小型化することができる。

【0094】なお、この中継基板50は隔壁のように高さの高いものではないため、流体の流れに大きな影響を及ぼすことはない。

【0095】(第4実施形態) 図7は本実施形態のフローセンサ100の概略断面図である。本実施形態は、第2実施形態の様に回路基板20の裏面20b側に制御回路21を形成し、第3実施形態の様に中継基板50を用いるものである。以下、主として、第1～第3実施形態と異なる部分について述べ、図7中、図1、図4、図5と同一部分は同一符号を付して説明を省略する。

【0096】図7に示すように、中継基板50がセンサチップ10の表面側に接続されている。また、センサチップ10の裏面側が回路基板20の表面20a側に接着部材54を介して固定されている。また、回路基板20と台座30とがオフセットして固定され、回路基板20の裏面20b側のうち基台導体部22が露出した状態となっている。



【0097】そして、中継基板50の中継部材導体部52と回路基板20の基台導体部22とがボンディングワイヤ55を用いて電氣的に接続されている。その結果、中継部材導体部52と制御回路21とがボンディングワイヤ55を介して電氣的に接続され、検出部3a～3cと制御回路21とが電氣的に接続された構成となる。このボンディングは、例えば、センサチップ10と回路基板20とを積層して固定した後に行うことができる。

【0098】本実施形態のような構成でも、上記第3実施形態と同様の効果を発揮することができる。

【0099】(第5実施形態) 図8は本実施形態のフローセンサ100の概略断面図である。本実施形態では、中継基板を用いずにボンディングワイヤを用いて検出部3a～3cと制御回路21とを電氣的に接続する場合について説明する。以下、主として第4実施形態と異なる部分について述べ、図8中図7と同一部分は同一符号を付して説明を省略する。

【0100】図8に示すように、センサチップ10と回路基板20と台座30とが各々オフセットして積層されている。また、基板1の裏面1bにおいては基板導体部11と電氣的に接続された配線14が露出しており、この露出した配線14が回路基板20の基台導体部22とボンディングワイヤ15により電氣的に接続されている。

【0101】このような構成でも上記第4実施形態等と同様に、センサチップ10の平面サイズを小型化することができる。

【0102】(第6実施形態)とて、上記第1実施形態において、上記図3を参照して述べた製造方法では、基板1としてシリコン基板等の半導体基板を用いることが多い。

【0103】そのような場合、基板導体部11を形成するにあたって上記貫通孔8の内壁面に直接導体9が形成されると、この導体9と基板1とが電氣的および熱的につながって、導体9から基板1へ電流の漏れが生じたり、温度分布が不適当となる可能性がある。本第6実施形態は、そのような問題に対する解決策としての製造方法を提供するものである。

【0104】本第6実施形態におけるフローセンサ100の製造方法について、図9および図10に示す概略断面図を参照して述べる。

図9

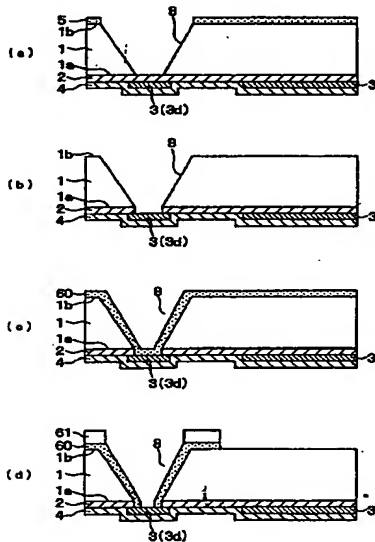
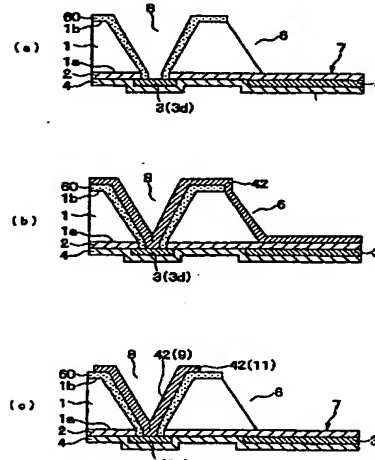


図10



【0105】まず、図9(a)に示すように、半導体基板からなる基板1を用意し、基板1の表面1aに薄膜層2、3、4を形成する。具体的には、上記第1実施形態と同様、シリコン基板等からなる基板1の表面1aに下部膜2を形成した後、Pt、Ti、Ti-Ni、Ti-W、Cr等からなる導体膜3を形成し、導体膜3をパターニングしてヒータ3a、測温体3b、流体温度計3c、及び電極取り出し部3dを形成する。その後、導体膜3上に上部膜4を形成する。

【0106】次に、基板1の裏面1b側のうち空洞部6を形成しない部位から、基板1を貫通して薄膜層2～4における導体膜3すなわち電極取り出し部3dまで達する貫通孔8を形成する。

【0107】具体的には、基板1の裏面1b側に貫通孔8を形成する予定の部位のみ開口するようにシリコン酸化膜等からなる絶縁膜5を形成する。そして、図9(a)に示すように、絶縁膜5をマスクとして薄膜層2～4のうちの導体膜3が露出するまでTMAH(テトラメチルアンモニウムハイドライド)やKOH等のアルカリ溶液を用いたエッチングを行って貫通孔8を形成する。

【0108】次に、図9(b)、(c)、(d)に示すように、基板1の裏面1b側における貫通孔8の開口縁部および貫通孔8の内壁面に、貫通孔用絶縁膜60を形成する。

【0109】具体的には、図9(b)に示すように、フッ酸を用いたエッチング等により、絶縁膜5と貫通孔8から基板1の裏面1b側に露出した下部膜2とを除去し、続いて、図9(c)に示すように、貫通孔8の内壁面を含む基板1の裏面1b全体に、スパッタ法やCVD法等によりシリコン酸化膜やシリコン窒化膜等からなる貫通孔用絶縁膜60を形成する。

【0110】そして、図9(d)に示すように、フォトリソグラフ法を用いて、貫通孔用絶縁膜60の表面にレジスト61をパターニングして形成し、このレジスト61をマスクとして不要な部分の貫通孔用絶縁膜60をエッチングして除去する。これにより、基板1の裏面1b側における貫通孔8の開口縁部および貫通孔8の内壁面に、貫通孔用絶縁膜60が形成される。

【0111】次に、図10(a)に示すように、基板1の裏面1b側から薄膜層2～4を残してエッチングすることにより空洞部6を形成して、空洞部6上に薄膜部7を形成する。

【0112】具体的には、レジスト61を除去した後、シリコン酸化膜やシリコン窒化膜等からなる貫通孔用絶縁膜60をマスクとして、TMAHやKOH等のアルカリ溶液を用いた異方性エッチングを行うことによって、空洞部6を形成する。

【0113】次に、図10(b)、(c)に示すように、基板1の表面1b側から、貫通孔8を介して導膜層2～4の導体膜3に接するように、貫通孔用絶縁膜60の裏面に貫通孔用導体膜としての導体42を形成することにより、基板1の裏面1b側において基板導体部11を形成する。以下、この導体42を貫通孔用導体膜42という。

【0114】具体的には、図10(b)に示すように、基板1の裏面1b側から、スパッタ法、CVD法、蒸着法等を用いてAuやTi等の導電膜からなる貫通孔用導体膜42を形成する。

【0115】続いて、図10(c)に示すように、フォトリソグラフィ法を用いたエッチングやリフトオフ法等によって、貫通孔用導体膜42をパターニングする。このパターニングによって、貫通孔用導体膜42は、貫通孔8を介して導体膜3(3d)に接するとともに、貫通孔用絶縁膜60の裏面に形成された形となる。

【0116】こうして、基板1の裏面1b側において貫通孔8の開口縁部に位置する貫通孔用導体膜42が、基板導体部11として形成される。この基板導体部11は、貫通孔8の内部の導体9を介して電極取り出し部3dと電気的に接続され、結果、検出部3a～3cと電気的に接続されている。

【0117】この後、本第6実施形態においても、上記第1実施形態と同様、表面20aに制御回路21と基台導体部22とが形成された回路基板20を用意し、上記図3(e)に示すものと同様に、バンプ23を介して基板導体部11と基台導体部22とを電気的に接続する。その後、台座30を用意して、回路基板20の裏面20b側を台座30に接着部材31により固定する。この様にして、フローセンサ100が完成する。

【0118】本第6実施形態によれば、基板1と導体9および基板導体部11との間すなわち基板1と貫通孔用導体膜42との間に、貫通孔用絶縁膜60が介在しているため、基板1と貫通孔用導体膜42との電気的、熱的な絶縁を適切に維持することができる。そのため、貫通孔用導体膜42から基板1へ電流の漏れが生じたり、温度分布が不適当となる可能性を適切に排除することができる。

【0119】(第7実施形態)図11は、本発明の第7実施形態に係るフローセンサの概略断面図である。上記各実施形態では、フローセンサチップ10と制御回路21を有する基台としての回路基板20とを台座30の一面上に積層した形となっていたが、本第7実施形態では、これら両者10、20を略同一平面上に並列に配置させたものである。

【0120】図11に示すフローセンサチップ10は、上記図1に示したフローセンサチップ10と同じものであり、基板1の表面1aに導体膜と絶縁膜とからなる導膜層を形成し、導体膜によって基板1の表面1a上を流れる流体の流量を検出する検出部を形成し、基板1の裏面1b側から導膜層を残して形成した空洞部6上に導膜層からなる導膜部7を形成し、基板1の裏面1bに検出部と電気的に接続された基板導体部11を形成したものである。

【0121】なお、図11には、導膜層や導膜部を構成する導体膜および絶縁膜、さらには、検出部は図示されず省略されているが、この図11に示すフローセンサチップ10においても、上記図1と同様の導膜層2～4や導膜部7を構成する導体膜3および絶縁膜2、4、さらには、検出部3a～3c、電極取り出し部3dが構成されていることはもちろんである。

【0122】また、基台としての回路基板20は、例えば上記図1に示す回路基板20と同様、その表面20aに検出部の制御を行う制御回路21が形成されたものである。

図11

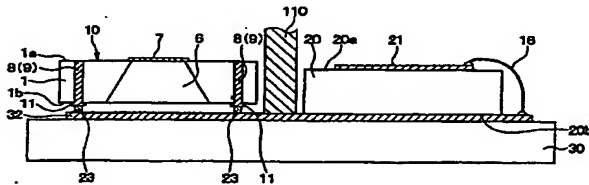
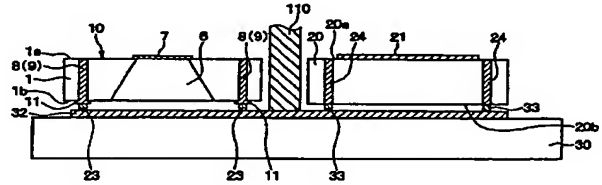


図12



【0123】そして、フローセンサチップ10および回路基板20は、台座30の一面上に搭載されている。台座30はセラミック等からなり、その一面にはAuやCu等の導電性材料からなる台座導体部32が形成されている。

【0124】フローセンサチップ10は、基板1における表面1aとは反対側の裏面1bにて台座30の一面上に固定されている。具体的には、フローセンサチップ10における基板1の裏面1bに形成された基板導体部11と台座導体部32とが、Au等からなるバンプ23を介して機械的および電気的に接続されている。

【0125】一方、回路基板20は、その裏面20b側にて台座30の一面上に接着等により固定されている。そして、回路基板20の表面20aに位置する制御回路21と台座導体部32とは、ワイヤボンディングにより形成されたAuやAl等のボンディングワイヤ16を介して電気的に接続されている。

【0126】また、台座30の一面上におけるフローセンサチップ10と回路基板20の間には、制御回路21が流体にさらされないように流体の流れを区画する隔壁110が設けられている。この隔壁110は台座30の一面上に接着等により固定されている。

【0127】そして、上記した台座導体部32は、台座30の一面上にフローセンサチップ10側から隔壁110の下側を通して回路基板20側へ形成されている。それにより、台座30の一面上に、基板導体部11と制御回路21とが、台座導体部32およびボンディングワイヤ16を介して電気的に接続されている。

【0128】この図11に示すフローセンサにおいては、図11中の紙面垂直方向に沿って、基板1の表面1a上を流体が流れるようになっている。そして、隔壁110にて区画された回路基板20は、この流体の流れにさらされないようになっている。

【0129】このような本第7実施形態によれば、基板導体部11を基板1の表面1a以外の裏面1bに形成しているため、基板1の表面1aに位置する検出部3a～3c上を流れる流体に対して、制御回路21と検出部3a～3cとの接続部を露さないようにすることができる。

【0130】また、フローセンサチップ10と回路基板20との間に隔壁110を設けることで、回路基板20における制御回路21は流体の流れにさらされない。また、この隔壁110は、従来の隔壁のようにフローセンサチップの基板の裏面に設けるものではない。

【0131】つまり、基板1の裏面1bの基板導体部11を介して、フローセンサチップ10は外部の制御回路21と電気的に接続されるため、従来のように、基板の表面に設けられた隔壁を境に隔壁の一侧に検出部、他側に外部と検出部との電気的な信号の授受を行うための部位を設けることはない。そのため、基板1の平面サイズを大型化する必要はなく、フローセンサチップの大型化を招くことはない。

【0132】このように、本第7実施形態によれば、フローセンサチップ10を構成する基板1の表面1aに隔壁110を設けなくて良いため、フローセンサチップ10の平面サイズを小型化することができるフローセンサを提供することができる。

【0133】次に、本第7実施形態の変形例を図12に示す。この図12は、回路基板20における制御回路21と台座導体部32との電気的接続の変形例を示すものである。

【0134】図12に示す例でも、制御回路21は回路基板20の表面20aに形成されており、回路基板20は、その表面20aとは反対側の裏面20bにて台座30の一面上に固定されている。そして、本例では、制御回路21と台座導体部32とは、回路基板20の表面20aから裏面20bへ貫通して設けられた貫通孔24を介して電気的に接続されている。

[0135]に回路基板20の貫通孔24は、上記図4に示した回路基板20と同様の構成を採用することができ、当該貫通孔24の内部に導体を設けることにより、回路基板20の表面20aと表面20bとの導通を図るようにしたものができる。そして、この回路基板20の貫通孔24内の導体と台座導体部32とはパンプ33にて接続することができる。

[0136](第8実施形態)図13は、本発明の第8実施形態に係るフローセンサの概略断面図である。本第8実施形態も、上記第7実施形態と同様、フローセンサチップ10と回路基板20とを、台座30の一面上に、略同一平面上に並列に配置させたものである。

[0137]図13に示すフローセンサチップ10は、上記図1に示したフローセンサチップ10と同様に、基板1の表面1aに導体膜3と絶縁膜2、4とからなる薄膜層2~4を形成し、導体膜3によって基板1の表面1a上を流れる流体の流量を検出する検出部3a~3cを形成し、基板1の表面1b側から薄膜層2~4を残して形成した空洞部6上に薄膜層2~4からなる薄膜部7を形成したものである。

[0138]ここで、図13のセンサチップ10では、基板1の表面1aに、検出部3a~3cと電気的に接続された基板導体部11aが形成されている。ここにおける基板導体部11aは、例えば、上記図2において電極取り出し部3dの表面に形成されたAuやAl等の導体膜とすることができる。なお、この導体膜は、薄膜層2~4の上部膜4にコンタクトホールを形成することによって、電極取り出し部3dと接続することができる。

[0139]一方、図13に示す回路基板20においては、その表面20aに制御回路21および制御回路21と導通する基台導体部22aが形成されている。また、図13に示す台座30においては、フローセンサチップ10および回路基板20が搭載される一面には、上記した台座導体部は形成されていない。

[0140]そして、フローセンサチップ10は、基板1の表面1bにて台座30の一面上に接着部材31を介して接着固定され、回路基板20は、その表面20bにて台座30の一面上に接着部材31を介して接着固定されている。

[0141]また、図13に示すように、フローセンサチップ10の基板1と回路基板20の間には、基板導体部11aと制御回路21とを電気的に接続する接続部材120が埋め込まれている。

[0142]この接続部材120はシリコン基板等からなり、その平面サイズが基板1よりも小さく且つその厚みが基板1の厚みと同等かそれ以下のものである。この接続部材120の表面には、AuやNi等の導電性材料からなる接続部材導体部121が形成されている。

[0143]そして、図13に示すように、接続部材120によって基板導体部11aが覆われ、また、制御回路21と接続部材120との電気的接続部である基台導体部22aが覆われている。また、接続用導体部120と基板導体部11aおよび接続用導体部120と基台導体部22aとは、Au等からなるパンプ122により電気的および機械的に接続されている。

[0144]この図13に示すフローセンサにおいては、図13中の紙面垂直方向に沿って、基板1の表面1a上を流体が流れるようになっている。そして、接続部材120にて覆われた基板導体部11aや基台導体部22aといった電気的接続部は、この流体の流れにさらされないようになっている。

[0145]また、接続部材120は、その平面サイズが基板1よりも小さく且つその厚みが基板1の厚みと同等以下であるため、流体の流れを乱すことが少ない。そのため、フローセンサチップ10における検出部3a~3cと接続部材120との距離は、従来の隔壁を用いた場合ほどには離す必要が無く、比較的小さくすることができる。

図13

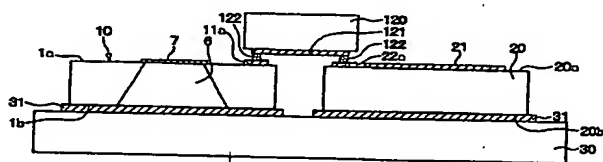
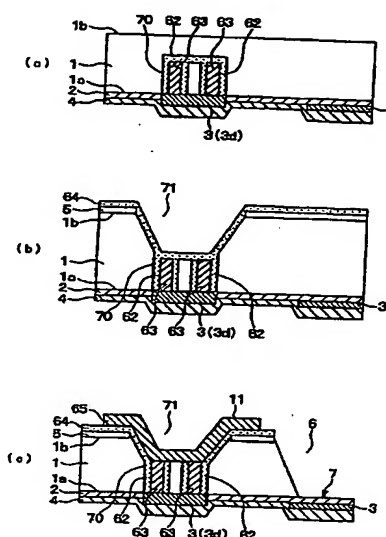


図14



[0146]そのため、本第8実施形態発明によっても、フローセンサチップ10の平面サイズを従来に比べて小型化することができる。

[0147](第9実施形態)ところで、上記図3や図9、図10に示すような基板導体部11の形成方法では、基板1の表面1a側における貫通孔8を形成した部分は、絶縁膜と導体膜とが積層された薄い積層膜構造となっており、その薄い部分によって結果的に、基板1が破損する恐れがある。本第9実施形態は、そのような問題に対する解決策としての製造方法を提供するものである。

[0148]本第9実施形態におけるフローセンサの製造方法について、図14に示す概略断面図を参照して述べる。図14は、最終的に図14中の(c)に示す構成を有する基板導体部11を形成するための工程説明図である。

[0149][図14(a)に示す工程]まず、基板1を用意し、基板1における空洞部6を形成しない部位に、基板1の表面1a側から所定深さのトレンチ70を形成する。

[0150]具体的には、基板1の表面1aに、薄膜層2~4を構成する下部膜2を形成し、トレンチ70を形成する部分に位置する下部膜2をエッチング等により除去する。続いて、下部膜2をマスクとして、基板1の表面1aからRIE(反応性イオンエッチング)等のトレンチエッチングを行い、トレンチ70を形成する。

[0151]次に、トレンチ70の内壁面にトレンチ用絶縁膜62を形成する。具体的には、熱酸化等によりトレンチ用絶縁膜62を形成することができる。次に、トレンチ用絶縁膜62が形成されたトレンチ70の内部にトレンチ用導体63を埋め込む。具体的には、多結晶シリコンやAu、Al等を用いてスパッタ法、CVD法、蒸着法等により埋め込むことができる。

[0152]次に、基板1の表面1aにて、検出部3a~3cとトレンチ用導体63とが電気的に接続された状態となるように薄膜層2~4を形成する。具体的には、トレンチ70の部分を除いて下部膜2が形成されているので、その上に導体膜3をパターニング形成して検出部3a~3cおよびこれと導通する電極取り出し部3dを形成する。

[0153]ここで、電極取り出し部3dが、トレンチ70の部分に形成されることによって、電極取り出し部3dとトレンチ用導体63とが電気的に接続され、結果、検出部3a~3cとトレンチ用導体63とが電気的に接続された状態となる。そして、上部膜4を成膜することにより、薄膜層2~4が基板1の表面1aに形成される。

[0154][図14(b)に示す工程]次に、基板1の表面1b側からエッチングすることによりトレンチ70の底部に達する開口部71を形成する。

【0155】具体的には、まず、基板1の裏面1bのうちトレッチ70に対応した領域を開口させた絶縁膜5を形成する。この絶縁膜5は、シリコン窒化膜等を成膜してフォトリソグラフ技術を用いたエッチングを行うことにより、パターンニング形成することができる。

【0156】次に、絶縁膜5をマスクとして、トレッチ70内のトレッチ用絶縁膜62およびトレッチ用導体63が露出するまでTMAHやKOH等のアルカリ溶液を用いた異方性エッチングを行うことにより、開口部71を形成する。

【0157】続いて、基板1の裏面1b側における開口部71の開口縁および開口部71の内壁面に、開口部用絶縁膜64を形成する。具体的には、スパッタ法やCVD法等によりシリコン酸化膜等を成膜することにより、開口部用絶縁膜64を形成する。

【0158】そして、上記図9(d)と同様に、フォトリソグラフ法を用いたフッ酸等によるエッチング等によって、不要部分の開口部用絶縁膜64を絶縁膜5とともにエッチングして除去する。

【0159】このとき、基板1の裏面1b側に開口する開口部71の底部に位置する開口部用絶縁膜64は、選択的に除去され、基板1の裏面1b側にトレッチ用導体63が露出する。また、絶縁膜5および開口部用絶縁膜64は、空洞部6の形成予定部位が開くようにパターンニングされる。

【0160】[図14(c)に示す工程]次に、基板1の裏面1b側から薄膜層2~4を残してエッチングすることにより空洞部6を形成して、空洞部6上に薄膜層7を形成する。

【0161】具体的には、空洞部6の形成予定部位が開くようにパターンニングされた絶縁膜5および開口部用絶縁膜64をマスクとして、TMAHやKOH等のアルカリ溶液を用いた異方性エッチングを行い、空洞部6を形成する。

【0162】次に、基板1の裏面1b側から、開口部71を介してトレッチ用導体63に接するように、開口部用絶縁膜64の表面に開口部用導体65を形成することにより、基板1の裏面1b側において基板導体部11を形成する。

【0163】具体的には、基板1の裏面1b側から、スパッタ法、CVD法、蒸着法等を用いてAuやTi等の導電膜からなる開口部用導体膜65を形成し、これを、フォトリソグラフ法を用いたエッチングやリフトオフ法等によって、パターンニングする。これにより、開口部用導体膜65は、開口部71を介してトレッチ用導体63に接するとともに、開口部用絶縁膜64の表面に形成された形となる。

【0164】こうして、基板1の裏面1b側において開口部71の開口縁部に位置する開口部用導体膜65が、基板導体部11として形成される。この基板導体部11は、開口部71内の開口部用導体膜65およびトレッチ70内のトレッチ用導体63を介して電極取り出し部3dと電気的に接続される結果、検出部3a~3cと電気的に接続されている。

【0165】この後、本第9実施形態においても、基板導体部11を介してフローセンサチップ10を回路基板20に接続し、さらに、台座30に搭載することにより、フローセンサ100を完成させることができる。

【0166】本製造方法によれば、基板1の表面1aから、予めある程度の深さのトレッチ70を形成し、そのトレッチ70をトレッチ用導体63で埋めておくようにすることで、その部分においては十分な厚みが確保され機械的強度も確保される。そのため、製造中あるいは使用中において、基板1の破損を抑制することができる。

【0167】また、本第9実施形態の製造方法においては、基板1の裏面1b側から開口部71を形成するエッチングと空洞部6を形成するエッチングとを同時に行うようにしても良い。それによれば、工程の簡略化を図ることができ、好ましい。

【0168】具体的には、基板1の裏面1bに、開口部71形成用のマスクである絶縁膜5を形成する際に、この絶縁膜5において、トレッチ70に対応した領域および空洞部6の形成予定部位が開くように、絶縁膜5をパターンニング形成する。

【0169】そして、このような絶縁膜5をマスクとして、TMAHやKOH等のアルカリ溶液を用いた異方性エッチングを行うことにより、開口部71および空洞部6を同時に形成できる。

【0170】また、その後に行われる開口部用絶縁膜64や開口部用導体膜65の形成についても、通常のフォトリソグラフ法やエッチング技術、リフトオフ法等を駆使することによって選択的な成膜が可能であり、同じく、図14(c)に示すような構造を形成することができる。

【0171】(第10実施形態)また、上記図3や図9、図10に示したような貫通孔8の形成方法においては、基板1として半導体基板を用い、基板1の裏面1b側から一度の異方性エッチングにて基板1を貫通させることが行われる。この場合、異方性エッチングによって形成された貫通孔8の内壁面は、基板1の裏面1b側に向かって広がるテーパ形状となる(図9参照)。

【0172】そのため、当該貫通孔8の開口面積が大きくなり、結果、基板導体部11が基板1に占めるスペースも大きくなることから、基板1すなわちフローセンサチップ10の小型化をより進めて行くためには好ましくない。本第10実施形態は、そのような問題に対する解決策としての製造方法を提供するものである。

【0173】本第10実施形態におけるフローセンサの製造方法について、図15に示す概略断面図を参照して述べる。図15は、最終的に図15中の(b)に示す構成を有する基板導体部11を形成するための工程説明図である。

【0174】[図15(a)に示す工程]まず、基板1を用意し、基板1における空洞部6を形成しない部位に、基板1の表面1a側から異方性エッチングすることにより所定深さの第1の開口部81を形成する。

【0175】具体的には、エッチング部以外をマスクングしてTMAHやKOH等のアルカリ溶液を用いた異方性エッチングを行うことにより、第1の開口部81を形成する。

図15

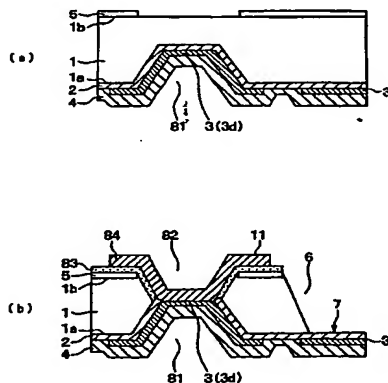
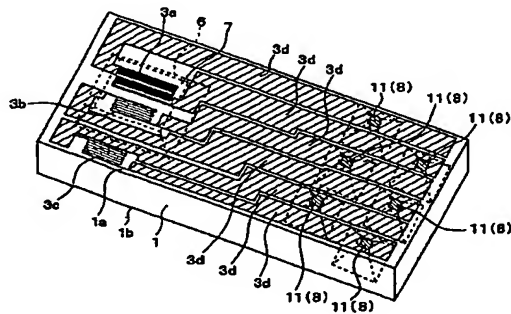


図16



【0176】次に、第1の開口部81の内壁面を含む基板1の表面1aに、薄膜層2~4を形成する。このとき、図15(a)に示す例では、第1の開口部81の内壁面上に、薄膜層を構成する導体膜3のうちの電極取り出し部3dが形成されるようにする。

【0177】次に、後述する第2の開口部82を形成するためのマスクとして、絶縁膜5を形成する。この絶縁膜5は、基板1の裏面1bのうち第1の開口部81に対応した領域が開いた形状を有しており、シリコン窒化膜等を成膜してフォトリソグラフ技術を用いたエッチングを行うことにより、パターンニング形成することができる。

【0178】[図15(b)に示す工程]次に、基板1の裏面1b側から異方性エッチングすることにより第1の開口部81まで貫通する第2の開口部82を形成する。

【0179】具体的には、絶縁膜5をマスクとして、第1の開口部81内の薄膜層2~4の下部膜2が露出するまでTMAHやKOH等のアルカリ溶液を用いた異方性エッチングを行うことにより、第2の開口部82を形成する。

【0180】次に、基板1の裏面1b側における第2の開口部82の開口縁部および第2の開口部82の内壁面に、第2の開口部用絶縁膜83を形成する。具体的には、スパッタ法やCVD法等により、コン酸化膜等を成膜することにより、第2の開口部用絶縁膜83を形成する。

【0181】そして、フォトリソグラフィ法を用いたフッ酸等によるエッチング等によって、不要な部分の第2の開口部用絶縁膜83を絶縁膜5とともにエッチングして除去する。

【0182】このとき、基板1の裏面1b側に開口する第2の開口部82の底部に位置する第2の開口部用絶縁膜83および薄膜層2～4の下部膜2は、選択的に除去され、基板1の裏面1b側に薄膜層の導体膜3が露出する。また、絶縁膜5および第2の開口部用絶縁膜83は、空洞部6の形成予定部位が開口するようにパターンニングされる。

【0183】次に、基板1の裏面1b側から薄膜層2～4を残して異方性エッチングすることにより空洞部6を形成して、空洞部6上に薄膜層7を形成する。

【0184】具体的には、空洞部6の形成予定部位が開口するようにパターンニングされた絶縁膜5および第2の開口部用絶縁膜83をマスクとして、TMAHやKOH等のアルカリ溶液を用いた異方性エッチングを行い、空洞部6を形成する。

【0185】次に、基板1の裏面1b側から、第2の開口部82を介して薄膜層2～4の導体膜3(電極取り出し部3d)に接するように、第2の開口部用絶縁膜83の表面に第2の開口部用導体84を形成することにより、基板1の裏面1b側において基板導体部11を形成する。

【0186】具体的には、基板1の裏面1b側から、スパッタ法、CVD法、蒸着法等を用いてAuやTi等の導電膜からなる第2の開口部用導体膜84を形成し、これを、フォトリソグラフィ法を用いたエッチングやリフトオフ法等によって、パターンニングする。それにより、第2の開口部用導体膜84は、第2の開口部82を介して導体膜3(3d)に接するとともに、第2の開口部用絶縁膜83の表面に形成された形となる。

【0187】こうして、基板1の裏面1b側において第2の開口部82の開口縁部に位置する第2の開口部用導体膜84が、基板導体部11として形成される。この基板導体部11は、第2の開口部82内の第2の開口部用導体膜84を介して電極取り出し部3dと電気的に接続される結果、検出部3a～3cと電気的に接続されている。

【0188】この後、本第10実施形態においても、基板導体部11を介してフローセンサチップ10を回路基板20に接続し、さらに、台座30に搭載することにより、フローセンサ100を完成させることができる。

【0189】本製造方法によれば、基板1の裏面1aから、予めある程度の深さの第1の開口部81を異方性エッチングによって形成し、次に、基板1の裏面1bから異方性エッチングによって第2の開口部82を形成して、第1および第2の開口部81、82同士を連通させることとなる。

【0190】そして、第1および第2の各開口部81、82の開口面積は、基板1の裏面1b側から一度の異方性エッチングにて基板1を貫通させることで形成された貫通孔の開口面積に比べて、小さくすることができる。その結果、基板導体部11に必要な面積も小さくなるため、フローセンサチップ10の小型化にとって好ましい。

【0191】また、本第10実施形態の製造方法において、基板1の裏面1b側から第2の開口部82を形成する異方性エッチングと空洞部6を形成する異方性エッチングとを同時に進行するようにしても良い。それによれば、工程の簡略化を図ることができ、好ましい。具体的には、上記第9実施形態における開口部と空洞部との同時エッチング方法に準じて行うことができる。

【0192】(第11実施形態)従来のフローセンサにおいては、上記図18に示すように、外部との電気接続を行うパッド208が、リード部としての電極取り出し部207が延びる方向と直交する方向へ一列に並んでいる。

【0193】上記各実施形態においても、このような従来のパッドの配置形態に準じて、基板1の裏面1b側に基板導体部11を形成することも可能である。すなわち、各貫通孔8を、リード部が延びる方向と直交する方向へ一列に配置することも可能であり、その場合でも、従来に比べてフローセンサチップの平面サイズの小型化を図ることができる。

【0194】しかし、このような貫通孔の配置形態では、貫通孔8が異方性エッチングにて形成されたものである場合には、上記第10実施形態の冒頭にて述べたように、開口面積が大きいため、複数の貫通孔8を配置するにはスペース的に限度がある。この場合、基板1の厚さを薄くすれば、貫通孔8の開口面積も小さくできるが、そのかわり、基板1の強度が低下してしまう。

【0195】本第11実施形態は、そのような問題に対する解決策としてのフローセンサを提供するものである。図16は、本発明の第11実施形態に係るフローセンサチップを示す斜視図である。

【0196】図16に示すように、基板1の表面1aに基板1の表面1a上を流れる流体の流量を検出する検出部3a～3cが形成され、基板1の表面1aには、検出部3a～3cに電気的に接続された複数の本のリード部としての電極取り出し部3dが、検出部3a～3cから基板1の一端側の周辺部に向かって延びるように形成されている。

【0197】さらに、基板1の裏面1bには、複数の電極取り出し部3dに対応して複数の基板導体部11が形成されている。ここで、各々の電極取り出し部3dと基板導体部11との接続部には、基板1の裏面1b側から異方性エッチングによって基板1の表面1a側へ貫通するように形成された貫通孔8が形成されている。

【0198】そして、本実施形態においても、各貫通孔8は、上記図3や図10に示したように貫通孔8の内部に導体を有しており、それによって、各々の電極取り出し部3dと基板導体部11とは、貫通孔8を介して電気的に接続されている。

【0199】ここにおいて、図16に示すように、各々の貫通孔8は、電極取り出し部3dが延びる方向において互い違いに配置されている。言い換えれば、各々の貫通孔8は、電極取り出し部3dが延びる方向と直交する方向に一列ではなく、段差を持って配置されている。

【0200】このように、各貫通孔8を、電極取り出し部3dが延びる方向において互い違いに配置することにより、従来のような電極取り出し部3dが延びる方向と直交する方向へ一列に配置する場合に比べて、各貫通孔8をスペース的に効率よく配置できる。

【0201】したがって、本第11実施形態によれば、貫通孔8すなわち基板導体部11を、限られた狭いスペースにて高密度に配置するのに好ましいフローセンサチップ構成を実現することができる。

【0202】また、本実施形態においても、基板1の裏面1b側の基板導体部11を介してフローセンサチップ10の外部と検出部3a～3cとの電気的な信号の授受を行うことができるため、フローセンサチップ10の平面サイズを小型化できることは、上記第1実施形態等と同様である。

【0203】(他の実施形態)上記第1実施形態において、センサチップ10と回路基板20との間をエポキシ系の接着部材等によってモールドしても良い。これにより、制御回路21付近に微小ダストが堆積したり雰囲気湿度の影響を受けたりして制御回路21に不具合が生じることを防止できる。

【0204】また、上記第3実施形態において、センサチップ10と中継基板50とが積層されている部位に生じた隙間にエポキシ樹脂等の接着部材等を充填しても良い。これにより、センサチップ10と中継基板50との接続が補強される。また、中継基板50のうちセンサチップ10の近傍の裏面に制御回路21を配置せずに、ボンディングワイヤにより離れた位置の制御回路21に電気的に接続しても良い。

【0205】また、基板1の裏面1bにおける基板導体部11から直接ボンディングすることにより、制御回路21やその他の回路と電気的に接続するようにしても良い。

【0206】また、センサチップ10を回路基板20のうち制御回路21が形成されている部位の上に配置しなくても、図17のフローセンサ100の概略断面図に示すように、センサチップ10の基板導体部11を回路基板20上の配線28の端部に接続し、更に配線28と制御回路21とをボンディングワイヤ29等により電気的に接続することにより、基板導体部11と制御回路21とをボンディングワイヤ29を介して電気的に接続するようにしても良い。

【0207】また、貫通孔8を設けずに、センサチップ10の基板1の表面1aから側面、更には裏面1bへと基板1の外表面上に配線を形成することにより、基板1の表面1aにおける検出部3a～3cと基板導体部11とを電気的に接続しても良い。また、基板1の裏面1bではなく、例えば基板1の側面に基板導体部11を形成し、検出部3a～3cから基板導体部11まで基板1の外表面上に配線を形成するようにしても良い。

図17

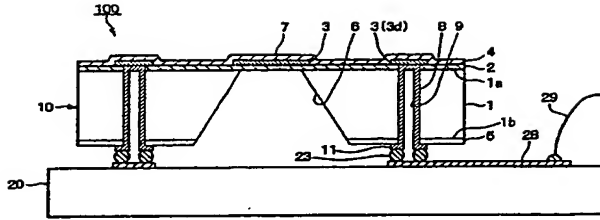
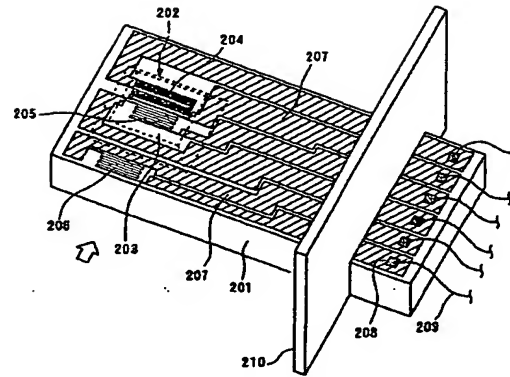


図18



【0208】また、第3実施形態の中継基板50としてフローセンサを収容する容器を利用しても良い。つまり、容器の内表面に制御回路21を形成したり、容器の内表面に配線を形成し、この配線と容器の内表面以外の部位に配置された制御回路21とを電気的に接続したりしても良い。これにより、フローセンサ100における必要な部品数を低減することができる。

【0209】また、上記各実施形態では、貫通孔8、24の内壁面に導体9、25を設けているが、貫通孔8、24を導体によって埋めても良い。また、可能であれば、基板1の裏面1bに直接制御回路21を設けて、基板導体部11と電気的に接続するようにしても良い。

【図面の簡単な説明】

- 【図1】第1実施形態に係るフローセンサの概略断面図である。
- 【図2】第1実施形態に係るフローセンサの上面図である。
- 【図3】第1実施形態に係るフローセンサの製造方法を部分的に示す概略断面図である。
- 【図4】第2実施形態に係るフローセンサの概略断面図である。
- 【図5】第3実施形態に係るフローセンサの概略断面図である。
- 【図6】第3実施形態に係るフローセンサを模式的に示す斜視図である。
- 【図7】第4実施形態に係るフローセンサの概略断面図である。
- 【図8】第5実施形態に係るフローセンサの概略断面図である。
- 【図9】第6実施形態に係るフローセンサの製造方法を部分的に示す概略断面図である。
- 【図10】図9に続くフローセンサの製造方法を部分的に示す概略断面図である。
- 【図11】第7実施形態に係るフローセンサの概略断面図である。
- 【図12】第7実施形態の変形例としてのフローセンサの概略断面図である。
- 【図13】第8実施形態に係るフローセンサの概略断面図である。
- 【図14】第9実施形態に係るフローセンサの製造方法を部分的に示す概略断面図である。
- 【図15】第10実施形態に係るフローセンサの製造方法を部分的に示す概略断面図である。
- 【図16】第11実施形態に係るフローセンサチップの概略断面図である。
- 【図17】他の実施形態に係るフローセンサの概略断面図である。
- 【図18】従来のフローセンサを模式的に示す斜視図である。

【符号の説明】

1…基板、1a…基板の表面、1b…基板の裏面、2～4…薄膜層、3a～3c…突出部、6…空洞部、7…導体部、8…貫通孔、9…貫通孔内の導体、10…センサチップ（フローセンサチップ）、11、11a…基板導体部、12…パッド、16、29、55…ボンディングワイヤ、20…回路基板（基台）、20a…基台の表面、20b…基台の裏面、21…制御回路、24…回路基板の貫通孔、30…台座、31…接着部材、32…台座導体部、50…中継部材、50b…中継部材の裏面、51…中継部材の開口部、52…中継部材導体部、60…貫通孔用絶縁膜、62…トレンチ用絶縁膜、63…トレンチ用導体、64…開口部用絶縁膜、65…開口部用導体、70…トレンチ、71…開口部、81…第1の開口部、82…第2の開口部、83…第1の開口部用絶縁膜、84…第2の開口部用絶縁膜、110…隔壁、120…接続部材。